

コムリニア CLC426 広帯域、低ノイズ、電圧帰還型オペアンプ

概要

CLC426は、先進の相補型バイポーラ・プロセスに電圧帰還型アーキテクチャを結合した、超低ノイズ(1.6nV/√Hz, 2.0pA/√Hz)とひずみ(1V_{pp}および10MHzで2次/3次高調波が-62/-68dBc)が極めて小さな高速オペアンプです。

230MHzの高いGB積、400V/μsの高速スルーレート、高速セトリング・タイム16ns(@0.05%)という特長をもつCLC426は、高分解能アナログ・デジタル・コンバータ用の入力バッファなど、非常に広いダイナミック・レンジを必要とする高速アプリケーションには理想的な製品です。

CLC426は、2V/V以上のゲインに対して内部位相補償され、また広帯域、低ノイズの積分器などのアプリケーションには、ユニティ・ゲインの安定性を確保するための外部位相補償が容易にできます。また、CLC426は、外部から消費電流を調整できるようになっており、各々の用途に合わせて消費電力、帯域幅、ノイズ、ひずみを最適化できます。

CLC426は、高速性、低ノイズ、低ひずみ、低DC誤差の性能を兼ね備えているので、高速のシグナル・コンディショニング用途では最高のS/N比が得られます。設計期間を短縮するためと基板レイアウト作業を支援するために、CLC426は、ナショナルセミコンダクター社が提供する評価ボードおよびSPICEシミュレーション・モデルでサポートされています。

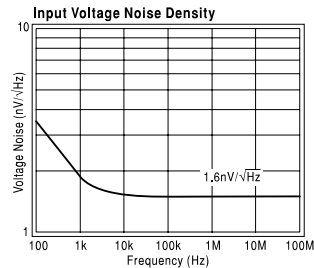
GB積がさらに高い電圧帰還型オペアンプについては、1.0GHz CLC425 (A_V 10V/V)または5.0GHz CLC422 (A_V 30V/V)を参照してください。

特長

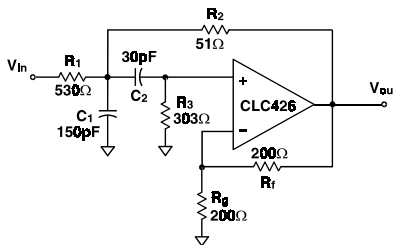
高いGB積:	230MHz
超低入力電圧ノイズ:	1.6nV/√Hz
低高調波ひずみ:	-62/-68dBc
高いスルーレート:	400V/μs
調整可能な消費電流	
電源電圧:	±2.5 ~ ±5V (両電源)または5 ~ 12V (単一電源)
外部位相補償が可能	

アプリケーション

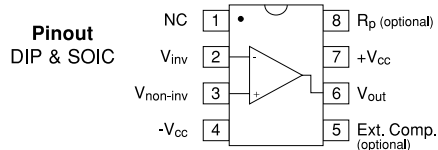
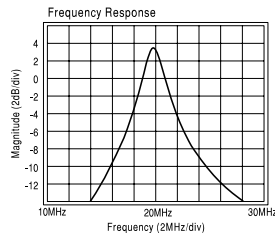
- アクティブ・フィルタおよび積分器
- 超音波
- 低消費電力のポータブル・ビデオADC/DACバッファ
- 広ダイナミック・レンジの増幅器
- 差動増幅器
- パルス/RF増幅器



Typical Application



Wide Dynamic Range
Sallen-Key Band Pass Filter
2nd-Order
(20MHz, Q=10, G=2)



CLC426 電氣的特性 (特記のない限り、 $V_{CC} = \pm 5V$ 、 $A_V = +2V/V$ 、 $R_f = 100\Omega$ 、 $R_L = 100\Omega$)

PARAMETERS	CONDITIONS	TYP	MIN/MAX RATINGS				UNITS	NOTES
			+25°C	+25°C	0 to +70°C	-40 to +85°C		
Ambient Temperature	CLC426	+25°C	+25°C	0 to +70°C	-40 to +85°C			
FREQUENCY DOMAIN RESPONSE								
gain bandwidth product	$V_{out} < 0.5V_{pp}$	230	170	120	100	MHz	B, 1, 4	
-3dB bandwidth, $A_V=+2$	$V_{out} < 0.5V_{pp}$	130	90	70	55	MHz		
	$V_{out} < 5.0V_{pp}$	50	25	22	20	MHz		
gain flatness	$V_{out} < 0.5V_{pp}$							
peaking	DC to 200MHz	0.6	1.5	2.2	2.5	dB	B, 4	
rolloff	DC to 30MHz	0.0	0.6	1.0	1.0	dB	B, 4	
linear phase deviation	DC to 30MHz	0.2	1.0	1.5	1.5	°		
TIME DOMAIN RESPONSE								
rise and fall time	1V step	2.3	3.5	5.0	6.5	ns		
settling time	2V step to 0.05%	16	20	24	24	ns		
overshoot	1V step	5	15	15	18	%		
slew rate	5V step	400	300	275	250	V/ μ s		
DISTORTION AND NOISE RESPONSE								
2 nd harmonic distortion	1V _{pp} , 10MHz	-62	-52	-47	-45	dBc	B	
3 rd harmonic distortion	1V _{pp} , 10MHz	-68	-58	-54	-54	dBc	B	
equivalent input noise	op amp only							
voltage	1MHz to 100MHz	1.6	2.0	2.3	2.6	nV/ \sqrt Hz		
current	1MHz to 100MHz	2.0	3.0	3.6	4.6	pA/ \sqrt Hz		
STATIC DC PERFORMANCE								
open-loop gain	DC	64	60	54	54	dB		
input offset voltage		1.0	2.0	2.8	2.8	mV	A	
average drift		3	---	10	10	μ V/°C		
input bias current		5	25	40	65	μ A	A	
average drift		90	---	600	700	nA/°C		
input offset current		0.3	3	5	5	μ A	A	
average drift		5	---	25	50	nA/°C		
power-supply rejection ratio	DC	73	65	60	60	dB	B	
common-mode rejection ratio	DC	70	62	57	57	dB	B	
supply current	pin #8 open, $R_L = \infty$	11	12	13	15	mA	A	
MISCELLANEOUS PERFORMANCE								
input resistance	common-mode	500	250	125	125	k Ω		
	differential-mode	750	200	50	25	k Ω		
input capacitance	common-mode	2.0	3.0	3.0	3.0	pF		
	differential-mode	2.0	3.0	3.0	3.0	pF		
output resistance	closed loop	0.07	0.1	0.2	0.2	Ω		
output voltage range	$R_L = \infty$	± 3.8	± 3.5	± 3.3	± 3.3	V		
	$R_L = 100\Omega$	± 3.5	± 3.2	± 2.6	± 1.3	V		
input voltage range	common mode	± 3.7	± 3.5	± 3.3	± 3.3	V		
output current		± 80	± 50	± 40	$\pm 35, -20$	mA		

最小/最大定格は、製品の測定値とシミュレーションに基づいています。個々のパラメータは、注記されている条件でテストされます。出荷品質レベルは、テストされたパラメータにより決定されます。

Note: A) J レベル: 規格は +25 で全数テストされ、+85 でサンプリング・テストされます。

B) J レベル: 規格は +25 でサンプリング・テストされます。

1) 外部位相補償なしの最小安定ゲインは +2 または -1V/V。CLC426 は、外部位相補償によりユニティ・ゲインが安定します。

2) 出力には短絡保護回路が内蔵、出力電流が 200mA 以内であれば最大の信頼性を得られます。

3) 位相補償方法については本文を参照してください。

4) 規格は 0.5V_{pp} まで保証されますが、試験は 0.1V_{pp} で行われます。

絶対最大定格

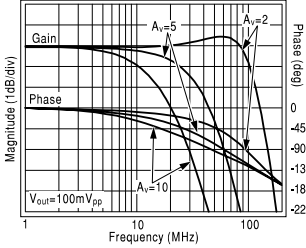
電源電圧	$\pm 7V$
短絡電流	(Note 2)
同相入力電圧	$\pm V_{CC}$
差動入力電圧	$\pm 10V$
最大接合部温度	+200
保存温度範囲	-65 ~ +150
リード温度 (ハンダ付け、10秒)	+300

Ordering Information

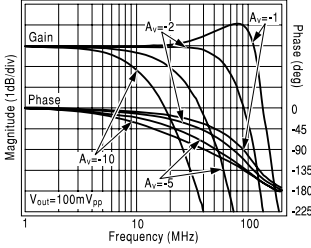
Model	Temperature Range	Description	Drawing Number
CLC426AJP	-40°C to +85°C	8-pin PDIP	N08E
CLC426AJE	-40°C to +85°C	8-pin SOIC	M08A

CLC426 Typical Performance (特記のない限り、 $T_A = 25$ 、 $V_{CC} = \pm 5V$ 、 $A_V = +2$ 、 $R_f = 100\Omega$ 、 $R_L = 100\Omega$)

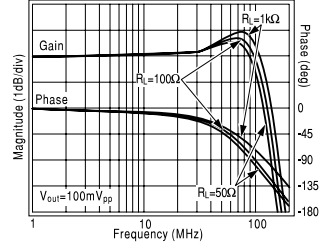
Non-Inverting Frequency Response



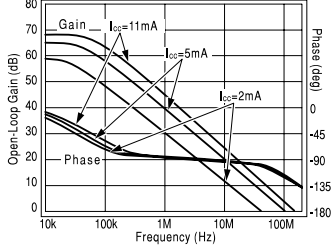
Inverting Frequency Response



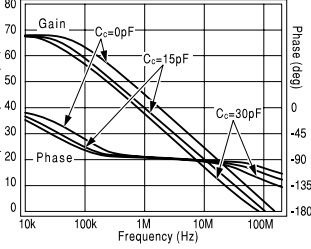
Frequency Response vs. Load Resistance



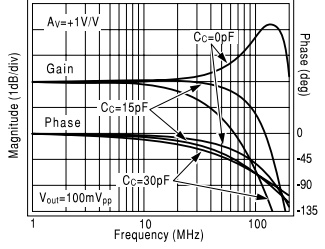
Open-Loop Gain vs. Supply Current



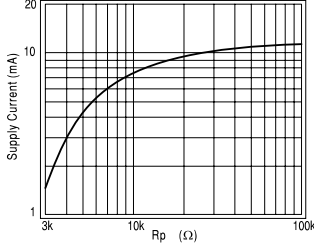
Open-Loop Gain vs. Compensation Cap.



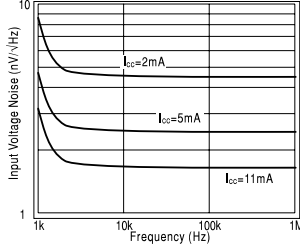
Frequency Response vs. Compensation Cap.



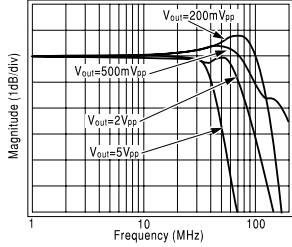
Supply Current vs. Rp



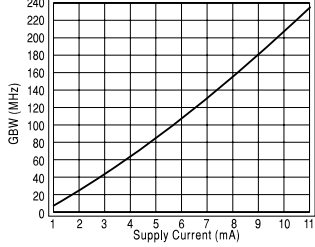
Voltage Noise vs. Supply Current



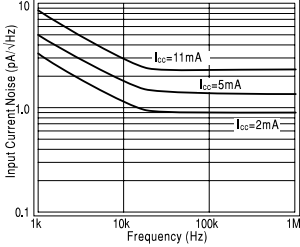
Frequency Response vs. Output Amplitude



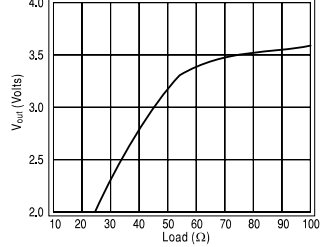
Gain-Bandwidth Product vs. Supply Current



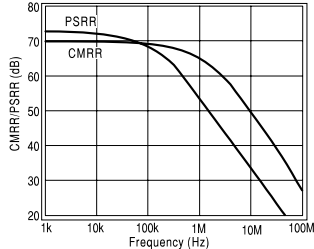
Current Noise vs. Supply Current



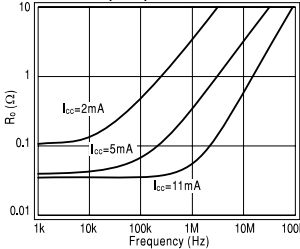
Maximum Output Voltage vs. Load



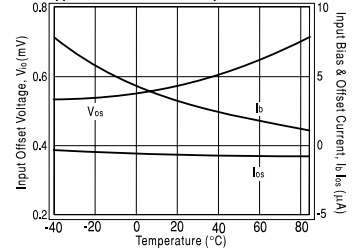
CMRR and PSRR



Closed-Loop Output Resistance

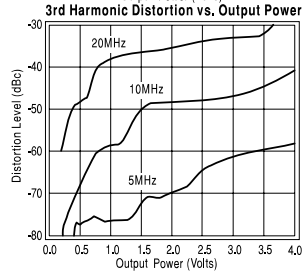
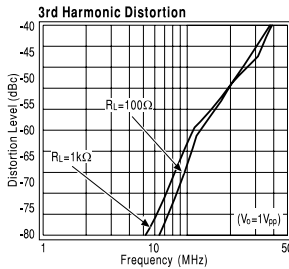
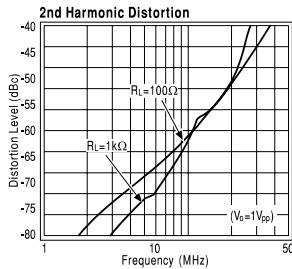
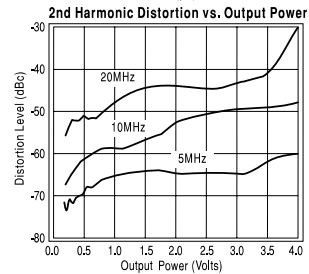
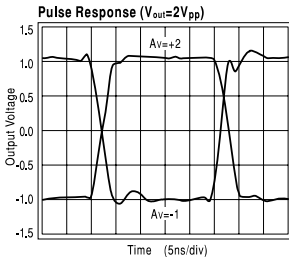
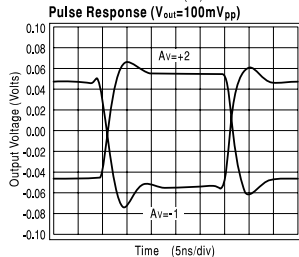
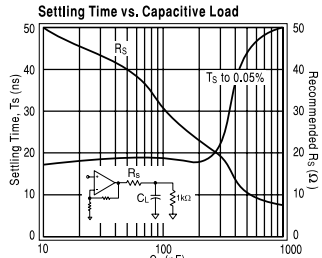
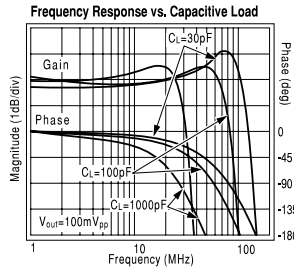
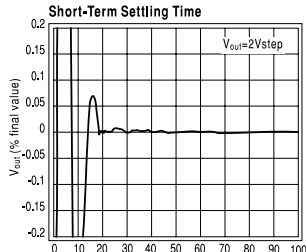


Typical DC Errors vs. Temperature



CLC426 Typical Performance (つづき)

(特記のない限り、 $T_A = 25$ 、 $V_{CC} = \pm 5V$ 、 $A_V = +2$ 、 $R_f = 100\Omega$ 、 $R_L = 100\Omega$)



アプリケーションの詳細

概要

CLC426 は、広いダイナミック・レンジが要求される用途向けに最適化された広帯域の電圧帰還型オペアンプです。調整可能な消費電流と外部位相補償をその特長としており、要求水準の高いアプリケーションには性能を調整できるという高い柔軟性を備えています。「Typical Performance」の項では、様々な性能のトレードオフを示しています。CLC426 は、 $\pm 5V$ 電源で動作する設計になっていますが、 $+5V$ の単一電源でも同じように動作します。次項では、様々なアプリケーションで最適なデバイス性能を得るために外付け部品を正しく選択する方法を述べています。

外部位相補償

CLC426 は、ノイズ・ゲインが $2V/V$ 以上の場合は安定しています。ユニティ・ゲイン動作の場合は、外部位相補償用コンデンサ(ピン5、グランド間)となります。「Typical Performance」項の「Frequency Response vs. Compensation Cap.」特性図は、補償コンデンサの各々の値に対する CLC426 の代表的な AC 応答を示しています。この特性図から、ユニティ・ゲインでの CLC426 の最適応答は、値が $15pF$ のときに得られることがわかります。「Open-Loop Gain vs. Compensation Cap.」特性図では、補償コンデンサの各々の値に対する CLC426 の開ループ

動作を示しています。また、この特性図は、開ループ・ゲインを減らして閉ループ帯域幅を狭くすることによりデバイス帯域幅を制限する1つの方法を示しています。Figure 1は、CLC426のパルス応答での外部位相補償の効果を示しています。

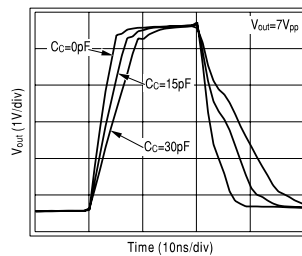


Fig. 1

アプリケーションの詳細 (つづき)

消費電流の調節

Figure 2 のピン 8 と負電源の間にオプション抵抗 (R_p) を追加すると、CLC426 の消費電流は、その公称値から 2mA 以下まで外部から調整して下げることができます。「Open-Loop Gain vs. Supply Current」特性図は、消費電流が CLC426 の開ループ応答に及ぼす影響を示しています。

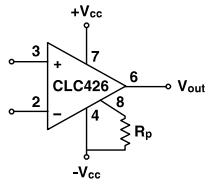


Fig. 2

この特性図から、CLC426 は、その消費電流を下げるだけで、ユニティ・ゲインの安定性が上がることがわかります。したがって、CLC426 の消費電流を下げることで、ユニティ・ゲイン・クロスオーバーで適正な位相マージンがとれるところまで開ループ・ゲインを減らすことができます。「Supply Current vs. R_p 」特性図からは、目的の消費電流が得られる R_p 値を選択できます。この特性図の曲線は、標準値で代用されていますが、プロセスのばらつきによっては $\pm 12\%$ の偏差が予想されます。「Voltage Noise vs. Supply Current」および「Current Noise vs. Supply current」の特性図は、入力換算ノイズの特性に対する CLC426 の消費電流の影響を示しています。

容量性負荷のドライブ

CLC426 は、Figure 3 に示すように、出力端子と負荷の間に値の小さな直列抵抗を追加することによって容量性負荷をドライブするよう設計されています。

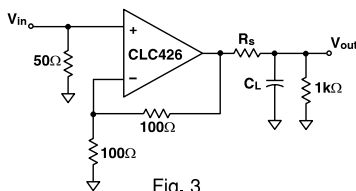


Fig. 3

「Typical Performance」項の 2 つの特性図は、この方法を周波数領域と時間領域の両方のアプリケーションに使用した場合を示しています。「Frequency Response vs. Capacitive Load」特性図は、様々な容量性負荷に対する CLC426 の AC 応答を示しています。この特性図の R_s 値は、CLC426 の AC 応答を最大にするように選択されています (ピークが 1dB 以内)。

「Settling Time vs. Capacitive Load」という 2 番目の特性図からは、CLC426 のセトリング・タイムを最小にする R_s 値を選択できます。図からわかるように、容量性負荷を与えて、 R_s を「 R_s 」曲線から求めます。その結果得られる 0.05% セトリング・タイムは、「 T_s to 0.05%」の曲線から求めます。Figure 4 の特性図は、 R_s を「Settling Time vs. Capacitive Load」特性図から選択した場合の、さまざまな容量性負荷に対する CLC426 のパルス応答を示したものです。

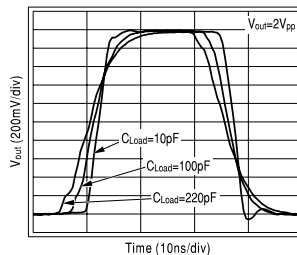


Fig. 4

セトリング・タイムの高速化

Figure 5 の回路は、容量性負荷をドライブする別の方法を示しています。この方法では、セトリング・タイムが速められます。値の小さな直列抵抗 R_s を使用して、負荷容量から CLC426 の開ループ出力抵抗 R_{out} をデカップリングしています。また、値の小さな帰還容量を使用することで、 C_f 出力と反転入力の高周波バイパス回路を設けています。 C_f による位相進みによって、 C_L による位相遅れを補償し、安定性を回復します。次の式は、負荷容量と開ループ増幅器ゲインを与えて、 R_s と C_f の値を求める式です。

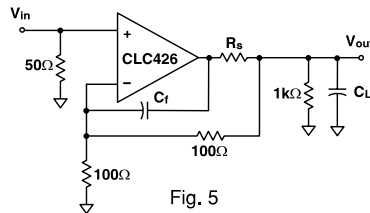


Fig. 5

$$R_s = R_{out} \left(\frac{R_f}{R_g} \right); \text{ where } R_{out} \approx 6\Omega \quad \text{式 1}$$

$$C_f = \left(1 + \left(\frac{R_f}{R_g} \right)^2 \right) C_L \left(\frac{R_{out}}{R_g} \right) \quad \text{式 2}$$

Figure 6 の特性図は、上述した容量性負荷をドライブする 2 つの方法を実施した結果を示しています (100pF || 1kΩ の負荷をドライブ)。

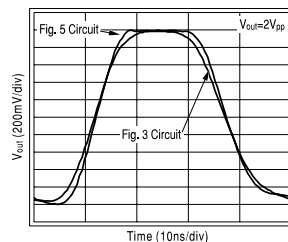


Fig. 6

アプリケーションの詳細 (つづき)

単一電源動作

CLC426は、Figure 7に示すように、単一電源で動作させることができます。入力側と出力側が容量結合されて、DC動作点が設定されます。

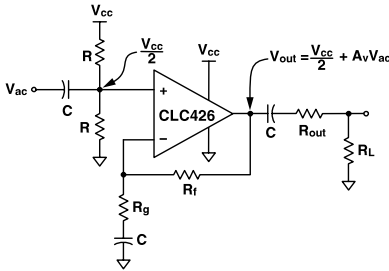


Fig. 7

DAC出力バッファ

CLC426が備える高速セリング、広帯域幅、低差動入力容量という性能によって、再生用ビデオ等の用途では、電流出力DAC用の優れたI/Vコンバータを形成できます。Figure 8の回路では、高速電流出力デバイス用のバッファとしてよく使用される低ノイズのトランスインピーダンス増幅器を実現しています。トランスインピーダンス・ゲインは、 R_f で設定します。帰還コンデンサ C_f は、このタイプの回路の開ループ周波数応答の誘導成分を補償するために必要です。

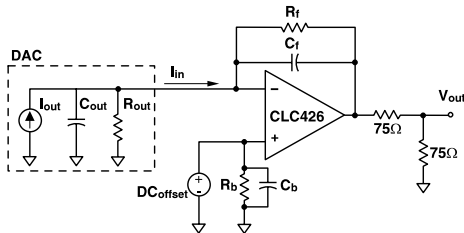


Fig. 8

式3は、位相マージンが約65°、ステップ応答オーバーシュートが5%である、最大限にフラットな信号周波数応答を得る C_f 値を求める式です。 C_f が、DAC出力容量と「Electrical Characteristics Table」のCLC426の差動入力容量の和であることに注意してください。また、CLC426のGB積(GBW)もこの表にあります。式5は、信号帯域幅を求める式です。

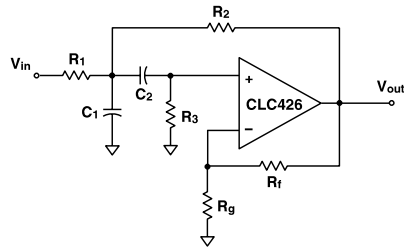
$$C_f = 2 \sqrt{\frac{C_t}{2\pi R_f \text{GBW}}} \quad \text{式3}$$

$$C_t = C_{\text{out}} + C_{\text{in dif}} \quad \text{式4}$$

$$\text{信号帯域幅} = \frac{1}{2} \sqrt{\frac{\text{GBW}}{2\pi R_f C_t}} \quad \text{式5}$$

Sallen Key アクティブ・フィルタ

CLC426は、Sallen Keyアクティブ・フィルタに適しています。Figure 9は、2次Sallen Keyバンドパス・フィルタ回路と設計式を示しています。



$$C_2 = \frac{1}{5} C_1$$

$$G = 1 + \frac{R_f}{R_g}, \text{ 希望する中域ゲイン}$$

$$R_1 = 2 \frac{Q}{GC_1(2\pi f)}, \text{ ただし } f \text{ は希望する中心周波数}$$

$$R_2 = \frac{GR_1 \left(\sqrt{1 + 4.8Q^2} - 2G + G^2 + 1 \right)}{4.8Q^2 - 2G + G^2}$$

$$R_3 = \frac{5GR_1 \left(\sqrt{1 + 4.8Q^2} - 2G + G^2 + G - 1 \right)}{4Q^2}$$

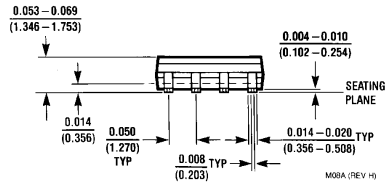
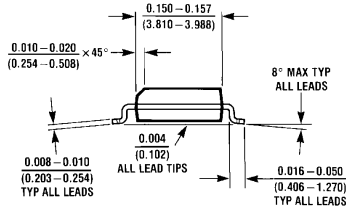
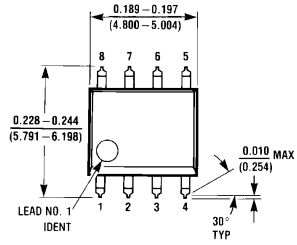
Fig. 9

バンドパスを設計するには、まず、 R_f と R_g の値を選定します(たとえば、 $R_f = R_g = 200\Omega$)。次に、 C_1 と C_2 ($C_1 = 5C_2$ にとる)の妥当な値を選定してから、 R_1 を求めます。これによって R_2 と R_3 が計算できます。最適な高周波性能を得るために、抵抗値は10Ω ~ 1kΩの範囲内とし、コンデンサは10pF以上に保つことをお勧めします。このオペアンプによる遅延を補償すれば、設計はさらに改善されます。この方法の詳細については、ナショナル セミコンダクター社に『Application Note OA-21』を請求してください。

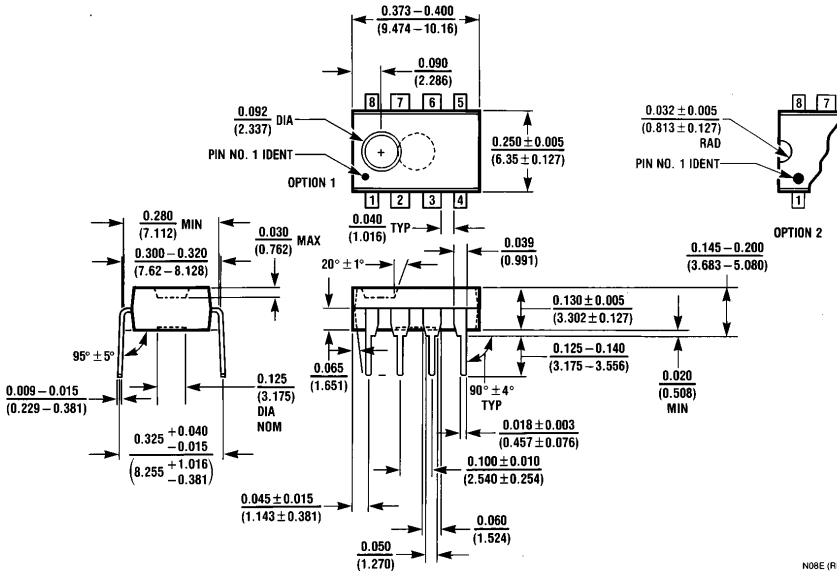
プリント基板のレイアウト

一般に、高周波用のレイアウトでは、電源トレースとグランド・トレースを反転入力ピンと出力ピンから必ず離しておきます。これらのノードの寄生容量(対グランド)は、周波数応答にピークをつくらせたり、回路発振を起したりする原因となります。詳細については、OA-15を参照してください。高周波用レイアウトの基準として、またデバイスの試験や特性測定の手助手段として評価ボード(スルーホール用が730013、SOIC用が730027)の利用をお勧めします。

Physical Dimensions inches (millimeters)



8-Pin Small Outline Molded Package (M)
Order Number CLC426AJE
NS Package Number M08A



8-Pin Dual-In-Line Package (N)
Order Number CLC426AJP
NS Package Number N08E

生命維持装置への使用について

弊社の製品はナショナル セミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは(a)体内に外科的に使用されることを意図されたもの、または(b)生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナル セミコンダクター ジャパン株式会社

本 社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300 <http://www.nsjk.co.jp/>

製品に関するお問い合わせはカスタマ・レスポンス・センタのフリーダイヤルまでご連絡ください。



0120-666-116



この紙は再生紙を使用しています